

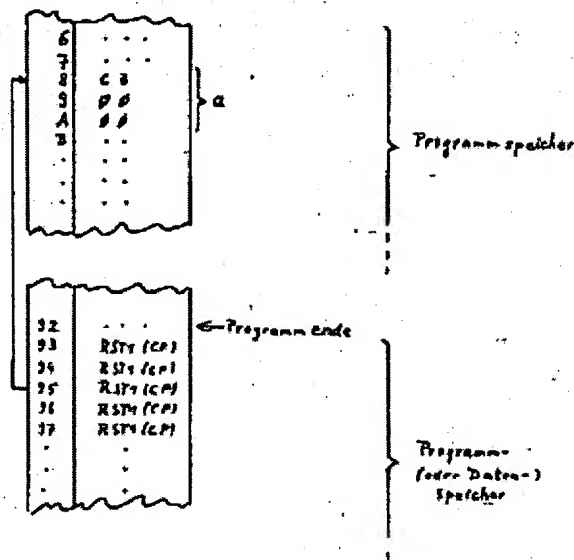
## Processor system

**Patent number:** DE3606699  
**Publication date:** 1987-09-03  
**Inventor:** HELLMs GERHARD DIPL ING (DE)  
**Applicant:** ANT NACHRICHTENTECH (DE)  
**Classification:**  
- international: **G06F9/40; G06F11/00; G06F9/40; G06F11/00; (IPC1-7): G06F11/30; G06F9/42**  
- european: G06F9/40; G06F11/00F  
**Application number:** DE19863606699 19860301  
**Priority number(s):** DE19863606699 19860301

Report a data error here

### Abstract of DE3606699

In a processor system, the execution of a process can be disturbed by external influences if an unoccupied part of memory is unintentionally interrogated. To make a functional failure caused by such disturbances less likely, a processor, which includes in its command set fixed one-byte jump commands, to each of which a fixed memory area is assigned, is used. One of these one-byte jump commands (RST1), which is not required for normal program running, is stored multiply in parts of memory which are not required (addresses 93 ff.), and restart commands (C3, 00, 00) are provided in the associated memory area (a).



Data supplied from the esp@cenet database - Worldwide

①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

①2 Offenlegungsschrift  
①1 DE 3606699 A1

⑤1 Int. Cl. 4:  
G06F 11/30  
G 06 F 9/42

②1 Aktenzeichen: P 36 06 699.0  
②2 Anmeldetag: 1. 3. 86  
④3 Offenlegungstag: 3. 9. 87

*Systemeigenschaften*

DE 3606699 A1

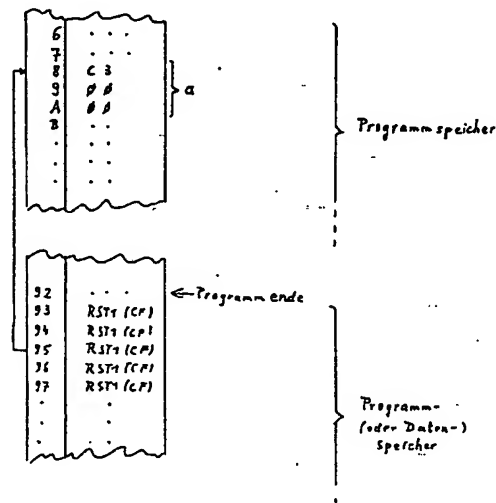
⑦1 Anmelder:  
ANT Nachrichtentechnik GmbH, 7150 Backnang, DE

⑦2 Erfinder:  
Hellms, Gerhard, Dipl.-Ing., 3325 Broistedt, DE

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Prozessor-System

Bei einem Prozessor-System kann der Prozeßablauf durch äußere Einflüsse gestört werden, wenn unbeabsichtigt ein nicht belegter Speicherteil abgefragt wird. Um eine Fehlfunktion, verursacht durch solche Störungen, unwahrscheinlicher zu machen, wird ein Prozessor eingesetzt, der in seinem Befehlsvorrat fest vorgegebene Ein-Byte-Sprungbefehle aufweist, denen jeweils ein fester Speicherbereich zugeordnet ist. Ein beim normalen Programmablauf nicht benötigter von diesen Ein-Byte-Sprungbefehlen (RST1) wird mehrfach in nicht benötigten Speicherteilen abgespeichert (Adressen 93 ff), und im zugehörigen Speicherbereich (a) werden Wiederanlaufbefehle (C3, 00, 00) vorgesehen.



DE 3606699 A1

## Patentanspruch

Prozessor-System mit Prozessor, dessen Prozeßablauf durch ein eingegebenes oder einbaubares Programm bereits festgelegt ist, und bei dem Speicher- teile mit Sprungbefehlen geladen sind, die jeweils zu einer Routine führen, die Voraussetzung für den Wiederanlauf des Prozesses ist, dadurch gekenn- zeichnet,

a) daß ein Prozessor eingesetzt ist, der über herstellerseitig fest vorgegebene Ein-Byte- Sprungbefehle in seinem Befehlsvorrat ver- fügt und in dessen Programmspeicher zu je- dem dieser Ein-Byte-Sprungbefehle ein Spei- cherbereich (a) vorgesehen ist, der aufgrund des betreffenden Ein-Byte-Sprungbefehls an- sprechbar ist,

b) daß die zur Routine führenden Sprungbe- fehle jeweils durch einen solchen (RST) der Ein-Byte-Sprungbefehle gebildet sind, der im normalen Programmablauf nicht benutzt ist, wobei auch der zugehörige Speicherbereich (a) im normalen Programmablauf nicht er- reichbar, aber mit Befehlen für die Routine geladen ist,

c) daß diese Befehle für sich allein oder in ihrer zwangsläufigen Sequenz zum Wiederanlaufen des Prozesses führen und

d) daß die Sprungbefehle in unterschiedlicher Weise vorgesehen sind, je nach dem, ob die Speicherteile im normalen Programmablauf

d1) ständig nicht benötigte Programm- speicherteile sind: dann sind darin die Sprungbefehle fest geladen und/oder vom lauffähigen Programm ladbar;

d2) und/oder ständig nicht benötigte Da- tenspeicherteile sind: dann sind darin die Sprungbefehle vom lauffähigen Pro- gramm ladbar;

d3) und/oder vorübergehend nicht benö- tigte Programm- und/oder Datenspei- cherteile sind: dann sind darin die Sprung- befehle vorübergehend innerhalb der Zeiträume vom lauffähigen Programm ladbar, in welchen diese Speicherteile nicht aufgrund des normalen Programm- ablaufes belegt sind.

## Beschreibung

Die Erfindung betrifft ein Prozessor-System, wie im Oberbegriff des Patentanspruches angegeben. Sie ist anwendbar in Geräten mit Mikroprozessor-Steuerung. Ein solches Prozessor-System besteht in aller Regel aus einem Datenspeicher mit veränderbarem Dateninhalt, aus einem Programmspeicher, aus einer Zentraleinheit für die Programmablaufsteuerung sowie aus Ein-/Aus- gabe- und Zeittakt(Timer)-Bausteinen.

Es geschieht immer wieder, daß der Programmablauf eines solchen Prozessor-Systems durch äußere Einflüsse gestört wird. Dafür kommt eine Vielzahl von Ursachen in Betracht: Störungen über die Netzspannungs-Versorgung, elektrostatische Auf- bzw. Entladung, starke elek- tromagnetische Felder...

Um die Anfälligkeit gegen solche Störungen zu ver- ringern, ist es bekannt, in allen unbenutzten Speicher- plätzen eines Festspeichers (ROM) Sprungbefehle zu

Fehlersuchroutinen vorzusehen (Electronic Design, Au- gust 9, 1980, S. 187 bis 192), die dort (S. 190) als erster Schritt für eine Behandlung eines Fehlers angesehen werden.

5 Diese Maßnahmen beruhen auf folgende Überlegun- gen: Verursacht durch eine Störung kann es vorkom- men, daß der Speicherinhalt einer normalerweise nicht benutzten Programmspeicherzelle gelesen wird. Als Folge ergeben sich unsinnige Programmabläufe oder -stillstand, wenn dort keine sinnvolle Befehlsfolge vor- gesehen ist.

Entsprechend den bekannten Maßnahmen lassen sich solche Fehler dadurch weitgehend vermeiden, daß dafür gesorgt ist, daß der genannte Speicherbereich mit Sprungbefehlen belegt ist, die zu Fehlererkennungsrou- tinen führen.

Es ist Aufgabe der Erfindung, ein Prozessor-System anzugeben, in welchem die bekannten Mittel in vorteil- hafter Weise weitergebildet sind.

20 Diese Aufgabe wird gelöst durch die Merkmale des Patentanspruches.

Die Arbeitsweise des Prozessor-Systems nach der Er- findung ist folgende:

Wenn durch eine Störung der Speicherinhalt einer normalerweise nicht oder vorübergehend nicht benutz- ten Programmoder Datenspeicherzelle gelesen wird, und es ist dort ein im normalen Programmablauf nicht benutzter Ein-Byte-Sprungbefehl nach dem Merkmal d) der Erfindung geladen, dann wird dieser Ein-Byte- Sprungbefehl ausgeführt, indem auf die dem Ein-Byte- Sprungbefehl zugeordnete Adresse im zugehörigen Speicherbereich gesprungen wird. Unter dieser Adres- se, die ebenfalls im normalen Programmablauf nicht er- reichbar ist, sind als Befehle für die Routine, die Voraus- setzung für den Wiederanlauf des Prozesses ist, solche Befehle geladen, die für sich allein oder in ihrer zwangs- läufigen Sequenz zum Wiederanlaufen des Prozesses führen.

Je mehr ständig oder vorübergehend nicht anderwei- tig benötigte Programm- und Datenspeicherteile mit dem für den normalen Prozeßablauf nicht benötigten Ein-Byte-Sprungbefehl geladen sind, desto größer wird die Betriebssicherheit gegen äußere Störungen der oben angegebenen Art.

Die Zeichnung zeigt schematisch einen Teil eines Pro- grammspeichers. Das darin gespeicherte Programm wird in der Reihenfolge der Adressen abgearbeitet. Der dazu verwendete Prozessor hat herstellerseitig in sei- nem Befehlsvorrat mehrere Ein-Byte-Sprungbefehle z. B. *RST 1*, *RST 2* (für Mikroprozessor 8085 von Intel). Einer dieser Befehle, nämlich *RST 1* werde im normalen Programmablauf nicht benötigt und daher nicht be- nutzt. Mit ihm sind nun Programmspeicherteile mit den Adressen 93 bis 97 und weitere bis zum physikalischen Ende des Programmspeichers aufgefüllt, und zwar durch die dem Befehl *RST 1* entsprechende Codierung *CF*. Diese aufgefüllten Programmspeicherteile befinden sich hinter dem unter der Adresse 92 vorgesehenen Pro- grammende. Sollten sich unter den Adressen 0 bis 92 noch weitere nicht belegte Programmspeicherteile be- finden, so sollen auch dort Ein-Byte-Befehle *RST 1* ab- gespeichert werden. Diese Befehle werden bevorzugt vom Hersteller des programmierten Prozessors gela- den. Es ist aber auch denkbar, insbesondere wenn es sich statt um Programmspeicherteile um Datenspeicherteile handelt, die Ein-Byte-Sprungbefehle *RST 1* vom lauffä- higen Programm laden zu lassen.

Wird nun im Verlaufe der Abarbeitung der Adressen

0 bis 92, also im Verlaufe des Prozesses, durch eine Störung beispielsweise der Inhalt der Speicherzelle mit der Adresse 95 ausgelesen, also der mit *CF* codierte Ein-Byte-Sprungbefehl, so wird zur Adresse 8 zurückgesprungen. Der dieser Adresse 8 und den Adressen 9 und 10 zugeordnete Speicherbereich *a*, der allen Ein-Byte-Sprungbefehlen *RST1* unter den Speicheradressen 93 und folgende gemeinsam zugeordnet ist, ist nun nicht mit dem normalen Programm belegt, sondern mit Wiederanlaufbefehlen, beispielsweise mit einem Sprungbefehl *C3* auf die unter den Adressen 9 und 10 stehende Adresse 00 00, was beispielsweise bei einem Mikroprozessor des Typs 8085 des Fabrikats Intel einem Wiederanlaufbefehl entspricht.

Damit führt die Störung, welche den Programmablauf zunächst fälschlicherweise zur Adresse 95 geführt hat, nicht zu einer Programmstörung oder zu einem -stillstand, sondern zum Wiederanlauf, d.h. zum Beginn vom Programm anfang an.

Auf diese Weise ist die Betriebssicherheit erhöht worden, und zwar auf eine sehr einfache und wirkungsvolle Art. Würden nämlich die nicht benötigten Speicherteile, wie für einen ROM bekannt, mit üblichen Sprungbefehlen geladen, die aus mehreren Bytes bestehen, so würde ein solcher Sprungbefehl unter mehreren der Adressen 93 und folgende abgespeichert sein. Würde dann das Programm infolge einer Störung beispielsweise wieder die Adresse 95 aufrufen, so wäre nicht gesichert, daß dort gerade das erste Byte eines Sprungbefehls abgespeichert ist. Aber nur wenn dies zufälligerweise der Fall wäre, wäre sichergestellt, daß auch der gewünschte Sprung zu Wiederanlaufbefehlen stattfindet. Durch die Abspeicherung von Ein-Byte-Sprungbefehlen in nicht benötigten oder vorübergehend nicht benötigten Speicherteilen ist dagegen sichergestellt, daß im Fall einer Störung der hier vorausgesetzten Art das Programm wieder anläuft.

40

45

50

55

60

65

Nummer: 36 08 699  
 Int. Cl.<sup>4</sup>: G 06 F 11/30  
 Anmeldetag: 1. März 1986  
 Offenlegungstag: 3. September 1987

